

Технічні науки

УДК 004.627

Іванов Володимир Георгійович

*доктор технічних наук, професор,
професор кафедри криміналістики*

Національний юридичний університет імені Ярослава Мудрого

Іванов Владимир Георгиевич

*доктор технических наук, профессор,
профессор кафедры криминалистики*

Национальный юридический университет имени Ярослава Мудрого

Ivanov Volodymyr

*Doctor of Technical Sciences, Professor,
Professor of the Department of Criminalistics
Yaroslav Mudryi National Law University*

**ПОБУДОВА І АНАЛІЗ ЛОКАЛЬНО ПОВ'ЯЗАНИХ ПРОЦЕДУР І
СТРУКТУР ХААРА**

**ПОСТРОЕНИЕ И АНАЛИЗ ЛОКАЛЬНО СВЯЗАННЫХ ПРОЦЕДУР
И СТРУКТУР ХААРА**

**CONSTRUCTION AND ANALYSIS OF LOCALLY RELATED HAAR
PROCEDURES AND STRUCTURES**

***Анотація.** Наводяться результати побудови рівнобіжних і послідовних структур Хаара для цифрової обробки сигналів, а також результати їхнього порівняння за обраними і визначеними у роботі критеріям: систоличність, продуктивність і обсяг устаткування, ефективність процесорного поля.*

***Ключові слова:** цифрова обробка сигналів, структури Хаара.*

Аннотация. Приводятся результаты построения параллельных и последовательных структур Хаара для цифровой обработки сигналов, а также результаты их сравнения по выбранным и определенным в работе критериям: систоличность, производительность и объем оборудования, эффективность процессорного поля.

Ключевые слова: цифровая обработка сигналов, структуры Хаара.

Summary. The results of constructing parallel and sequential Haar structures for digital signal processing are presented, as well as the results of their comparison according to the selected and defined criteria in the work: systolicity, productivity and volume of equipment, efficiency of the processor field.

Key words: digital signal processing, Haar structures.

Постановка проблеми і аналіз літератури. Основною складовою практично всіх методів обробки сигналів (фільтрація, стиск, розпізнавання і т.д.) є отримання відліків спектру в тому чи іншому базисі ортогональних функцій в реальному масштабі часу [1; 2]. Тому дуже актуальною є задача синтезу цифрових пристроїв спектрального аналізу сигналів з використанням таких базисних функцій, які дозволяють мінімізувати як кількість обчислювальних операцій, так і обсяг апаратури, а також вибір і визначення сукупності перспективних характеристик і критеріїв, яким повинні відповідати структури і алгоритми цифрових процесорів обробки сигналів. Аналіз літератури і роботи автора в цій галузі [3; 4; 5; 6; 7] дають підстави зупинити наш вибір на базисних функціях системи Хаара, а в якості основних характеристик і показників, яким повинні відповідати проєктовані сучасні цифрові процесори обробки сигналів повинні бути однорідність, регулярність, локальність і рекурсивність (систолична

архітектура); продуктивність і обсяг обладнання, надмірність або ефективність процесорного поля; надійність і час проектування.

Мета досліджень. Показати, що запропоновані алгоритми і структури отримання коефіцієнтів Хаара відповідають основним характеристикам цифрових процесорів обробки сигналів, які виділені нами.

Виклад основного матеріалу. Якщо на вхід спеціалізованого обчислювача спектра Хаара подається N відліків дискретного сигналу X_i , то початковий процес обробки включає в себе отримання узагальнених проміжних сум Хаара в вигляді [6]:

$$X_i^{(n)} = X_{2^{i-1}}^{(n-1)} + X_{2^i}^{(n-1)}, \quad (1)$$

де $n=1, 2, \dots, (\log_2 N-1)$, $i=1, 2, \dots$, а є вихідними відліками вхідного сигналу. Коефіцієнти Хаара на виході аналізатора визначаються через (1) у вигляді:

$$C_{mj} = \frac{1}{N} 2^{\frac{m-1}{2}} \left[X_{2^{j-1}}^{(\log_2 N-1)-m} - X_{2^j}^{(\log_2 N-1)-m} \right], \quad (2)$$

де $m=1, 2, \dots, \log_2 N$; $j=1, 2, \dots, 2^{m-1}$, а для виразу, що стоїть в квадратних дужках $m=m-1$.

Коефіцієнт Хаара з мінімальним індексом (вільний член) буде визначатися як

$$C_{01} = \frac{1}{N} \left[X_{2^{j-1}}^{\log_2 N-1} + X_{2^j}^{\log_2 N-1} \right]. \quad (3)$$

Вирази (1-3) є рекурентними і дають можливість побудови схем локально-рекурсивних процесорів на принципах систолічної архітектури.

Якщо $N=8$, то процес відображення початкових відліків сигналу в простір коефіцієнтів Хаара за виразами (1-3) можна представити у вигляді такої послідовності операцій.

Перший крок: визначаємо по (1) проміжні суми Хаара.

$n=1, i=1, 2, \dots = 1, 2, \dots, 4$ і відповідно

$$X_1^1 = X_1^0 + X_2^0; X_2^1 = X_3^0 + X_4^0; X_3^1 = X_5^0 + X_6^0; X_4^1 = X_7^0 + X_8^0$$

Другий крок: $n=2, i=1, 2. X_1^2 = X_1^1 + X_2^1; X_2^2 = X_3^1 + X_4^1$

Третій крок: $m=1, j=1.$

$$C_{11} = [X_1^2 - X_2^2] = (X_1^1 + X_2^1) - (X_3^1 + X_4^1) = (X_1^0 + X_2^0 + X_3^0 + X_4^0) - (X_5^0 + X_6^0 + X_7^0 + X_8^0) = C_2$$

$$m=2, j=1, 2. C_{21} = [X_1^1 - X_2^1] = [(X_1^0 + X_2^0) - (X_3^0 + X_4^0)] = C_3 \quad m=3, j=1,2,3, 4.$$

$$C_{31} = [X_1^0 - X_2^0] = C_5; \quad C_{32} = [X_3^0 - X_4^0] = C_6; \quad C_{33} = [X_5^0 - X_6^0] = C_7;$$

$$C_{34} = [X_7^0 - X_8^0] = C_8$$

Потужним інструментом прямого уявлення послідовності отриманих рекурсій є граф потоку сигналів. Точки вхід-вихід в графі вказують на порядок обчислення, а ребра, відповідні затримки, позначають поділ і впорядкування двох послідовних рекурсій. Граф потоку сигналів у перших, забезпечує потужний абстрактний апарат для вираження паралелізму і по-друге - перехід від графів до реальних систолічних матриць Хаара досить простий. Необхідно тільки в схемі на рис. 1 замість вершин графа поставити відповідні елементарні процесори додавання або віднімання.

Отримана рекурсивна обчислювальна схема призводить до локально пов'язаних структурних примітивів (заштриховані ділянки), що дають високу ступінь однорідності апаратури, модульність і регулярність потоків даних. Використовуючи ці примітиви як елементарні модулі, можна легко нарощувати структури Хаара для обчислення коефіцієнтів при будь-якому значенні N вхідних даних. Ці структури мають також властивість сумісності зверху вниз, якої немає в структурах алгоритмів БПФ. Тобто спеціалізований обчислювач Хаара для отримання, наприклад, 32

коефіцієнтів дозволяє також отримати 16, 8 і т.д. коефіцієнтів без перебудови його конфігурації. Ця властивість відображена в таблиці 1. Якщо наприклад, $N = 16$, то відповідні C_9, C_{10} , і т.д. знаходитимуться на другому ярусі 32 точкової структури, коефіцієнти C_5, C_6, C_7 і C_8 на третьому ярусі і т.д. У свою чергу, коефіцієнти C_5, C_6, C_7, C_8 є результатом роботи процесорів першого ярусу при $N = 8$. Винятки становлять лише коефіцієнти C_1 для різних N , які завжди будуть перебувати на відповідному першому суматорі останнього ярусу. Результати обчислень першого ярусу процесорів послідовно і локально передаються передаються ("проштовхуються") процесорам другого ярусу і т.д., поки не будуть отримані значення всіх коефіцієнтів Хаара.

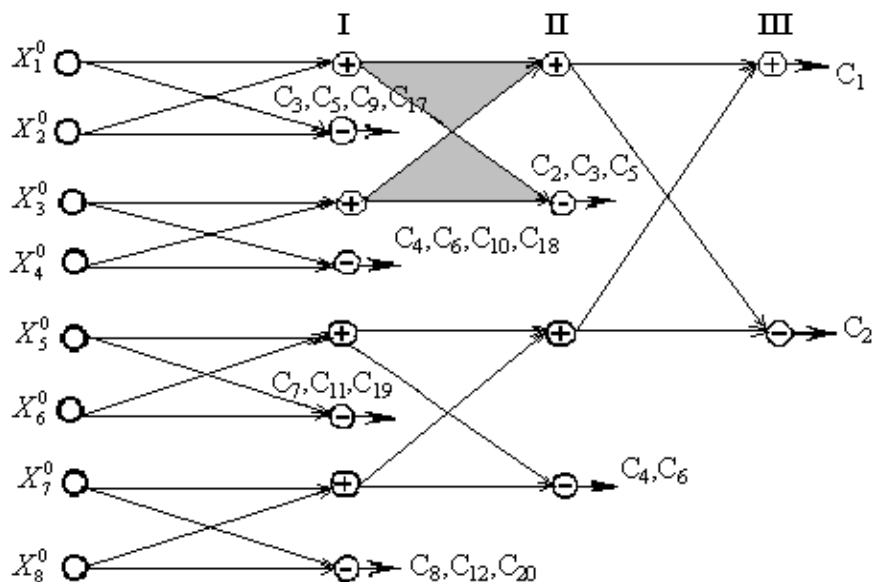


Рис. 1. Граф-схема отримання коефіцієнтів Хаара. $N = 8$.

Властивості сумісності структур Хаара

Коефіцієнти	N	Яруси (такти)				
		I	II	III	IV	V
	4	3, 4	1, 2			
	8	5, 6, 7, 8	3, 4	1, 2		
	16	9, 10, 11, 12, 13, 14, 15, 16	5, 6, 7, 8	3, 4	1, 2	
	32	17, 18, 19, 20, ... 31, 32	9, 10, 11, 12, 13, 14, 15, 16	5, 6, 7, 8	3, 4	1, 2

Для характеристики властивостей паралельного алгоритму Хаара введемо поняття ширини паралелізму, яке визначає число операцій ℓ , які можна виконувати одночасно, паралельно. У нашому випадку паралельна задача отримання коефіцієнтів Хаара виконується за кілька тактів. Причому величина ℓ змінюється від такту до такту і тому має сенс визначити поняття середнього значення ширини паралелізму

$$\ell_{cp} = \frac{1}{q} \sum_{i=1}^q \ell_i \quad (4)$$

де q - число тактів виконання паралельного алгоритму, що дорівнює $\log_2 N$. Числове значення q відображає час виконання паралельного алгоритму, виражене в тактах. Воно характеризує глибину паралелізму і алгоритмічну складність структур Хаара. Важливими характеристиками паралельних структур Хаара для цифрової обробки сигналів є продуктивність P і обсяг обладнання Q , які визначимо відповідно як

$$P = \frac{2(N-1)}{\log_2 N} \quad \text{і} \quad Q = 2(N-1) \quad (5)$$

Тут P визначає умовний час, за який паралельна структура реалізує обчислення $2(N-1)$ арифметичних операцій того чи іншого алгоритму, Q - кількість елементарних процесорів цієї структури. Однак для порівняльної

оцінки безлічі варіантів архітектур, призначених для цифрової обробки сигналів, цих характеристик явно недостатньо. Тому необхідно використовувати додаткові критерії якості. Так в деяких випадках вельми доцільно використовувати для оцінки питому продуктивність

$$V = \frac{P}{Q}, \quad (6)$$

де P и Q були визначені вище. Питому продуктивність поряд з продуктивністю можна використовувати як важливий критерій порівняння структур Хаара з паралельною і послідовною архітектурою. Найбільш інформативною характеристикою паралельного алгоритму є прискорення λ , що показує у скільки разів застосування паралельного алгоритму зменшує час виконання завдання в порівнянні з послідовним алгоритмом. Разом з тим слід ввести і характеристику (α), яка показує, у скільки разів обладнання паралельного процесора програє обсягом обладнання послідовного:

$$\lambda = \frac{T_{\text{посл.}}}{T_{\text{пар.}}} \quad \text{і} \quad \alpha = \frac{Q_{\text{пар.}}}{Q_{\text{посл.}}}, \quad (7)$$

де T – кількість тактів для отримання коефіцієнтів Хаара в послідовній і паралельній структурі.

Потрібно також відзначити, що паралельні обчислювальні структури Хаара, які будуються шляхом прямого відображення інформаційного графа, мають і певні недоліки, що впливають з того, що абсолютно паралельних процесів в принципі не існує, а обсяг структур зростає з ростом числа вершин графа і при великій кількості N вони стають важкореалізованими, а процесори - малозавантаженими. Так з мал. 1 випливає, що на першому такті обчислення коефіцієнтів Хаара працюють тільки процесори першого ярусу, на другому - тільки друга лінійка (другий

ярус) і т.д. Тому дуже доцільною в практичному відношенні вбачається таке поняття, як "ефективність процесорного поля" E , яке визначимо як

$$E = \frac{1}{q} \sum_{i=1}^q n_i \text{ або } E = \frac{N}{q}, \quad (8)$$

де n_i - число процесорних елементів (ПЕ), яке необхідно для реалізації паралелізму в такті i . Величина E вказує середнє завантаження ПЕ при виконанні конкретного паралельного алгоритму. Можна уточнити це поняття, якщо ввести таку характеристику, як надмірність структури або коефіцієнт завантаження устаткування "R", який показує відношення сумарного числа працюючих процесорів (M) до числа непрацюючих (M^*) при кожному такті виконання завдання i в цілому після його завершення:

$$M_i = \sum_{i=1}^{\log_2 N} \frac{N}{2^{i-1}} \text{ і } M_i^* = \sum_{i=1}^{\log_2 N} [2(N-1) - 2^i], \quad (9)$$

$$\text{а } R_i = \left(\sum_{i=\log_2 N}^1 2^i \right) / \sum_{i=1}^{\log_2 N} [2(N-1) - 2^i], \quad (10)$$

де i в чисельнику формули (10) змінюється от $\log_2 N$ до 1 з кроком мінус одиниця. За виразами (9) і (10) для різних N побудуємо таблиці значень коефіцієнтів R , M і M^* і проведемо їх порівняльний аналіз. Значення R^* в таблицях визначає відношення числа працюючих процесорів на кожному такті рішення задачі до їх загальної кількості в схемі, тобто Q .

Таблиця 2

Коефіцієнт завантаження обладнання в паралельних структурах Хаара.

$N=64, i=1, 2, 3, 4, 5, 6,$

Такти	1	2	3	4	5	6	Σ
М	64	32	16	8	4	2	126
M^*	62	94	110	118	122	124	630
R	1,03	0,34	0,145	0,067	0,032	0,016	0,2
R^*	0,507	0,253	0,127	0,063	0,031	0,0158	1

Таблиця 3

Коефіцієнт завантаження обладнання в паралельних структурах Хаара.

$N=16, i=1, 2, 3, 4$

Такти	1	2	3	4	Σ
М	16	8	4	2	30
M^*	14	22	26	28	90
R	1,14	0,363	0,153	0,07	0,33
R^*	0,533	0,266	0,133	0,066	1

Таблиця 4

Коефіцієнт завантаження обладнання в паралельних структурах Хаара.

$N=8, i=1, 2, 3$

Такти	1	2	3	Σ
М	8	4	2	126
M^*	6	10	12	28
R	1,33	0,4	0,166	0,5
R^*	0,57	0,285	0,142	1

Аналіз цих таблиць показує дуже низький коефіцієнт завантаження обладнання в паралельних структурах Хаара, незалежно від довжини оброблюваної реалізації. Так вже на другому такті роботи схеми при $N = 64$ (табл. 2.) число працюючих процесорних елементів по відношенню до непрацюючих становить всього 34%, а на третьому такті ця цифра опускається до 14,5%. Чим менше довжина оброблюваної реалізації N , тим вище коефіцієнт завантаження устаткування паралельної структури. Надмірність структур пов'язана з коефіцієнтом завантаження устаткування R зворотною залежністю, тобто, чим менше R , тим більша надмірність.

Висновки. Таким чином, запропоновані алгоритми і структури отримання коефіцієнтів Хаара відповідають основним характеристикам цифрових процесорів обробки сигналів, які були нами виділені. Крім того отримані результати дають підставу говорити про необхідність побудови базових паралельно-послідовних структур, які дають можливість синтезувати безнадлишкові схеми швидких перетворень Хаара при будь-якому значенні N довжини оброблюваної реалізації сигналів шляхом нарощування таких структур і простим їх з'єднанням. Запропонована методологія добре доповнює новий напрямок [5], пов'язаний з використанням приєднаних обчислювачів (співпроцесорів), які мають сильну зв'язність внутрішньої структури і якими оснащуються вузли високопродуктивних ЕОМ, а також системні блоки персональних комп'ютерів.

Література

1. Гонсалес Р. Цифровая обработка изображений / Р. Гонсалес, Р. Вудс. Москва: Техносфера, 2012. 1104 с.
2. Ортогональные преобразования при обработке цифровых сигналов / Н. Ахмед, К.Р. Рао. М.: Связь, 1980. 248 с.

3. Сверхбольшие интегральные схемы и современная обработка сигналов: Пер. с англ. / Под ред. С. Гуна, Х. Уайтхадса, Т. Кайлата. М.: Радио и связь, 1989. 472 с.
4. Вишенчук И.М., Черкасский Н.В. Алгоритмические операционные устройства и супер ЭВМ. К.: Техника, 1990. 197 с.
5. Гильгурт С.Я. Реконфигурируемые вычислители. Аналитический обзор / С.Я. Гильгурт // Электронное моделирование. 2013. №4. Том 35. С. 49-72.
6. Иванов В.Г. Формальное описание дискретных преобразований Хаара / В.Г. Иванов // Проблемы управления и информатики. Київ, 2003. №5. С.68-75.
7. Иванов В.Г., Червенко С.А. Кодирование данных по системе Хаара в нейросетевой среде // Радіоелектронні і комп'ютерні системи. Харків: Нац. аерокосм. ун-т ім. М.Є. Жуковського "ХАІ", 2004. № 4(8). С. 105-109.